

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-168748

(43)Date of publication of application : 22.06.2001

(51)Int.Cl.

H04B 1/16  
H03H 17/06  
H04B 1/10  
H04B 1/26  
H04B 7/005  
H04N 5/44

(21)Application number : 11-354303

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing : 14.12.1999

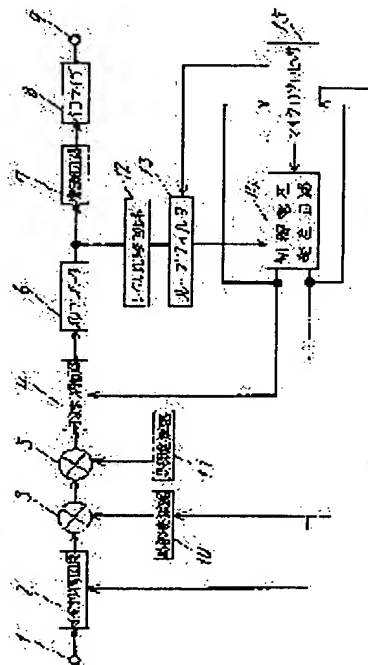
(72)Inventor : OZEKI HIROAKI  
TAKIGAWA MASAMI  
FURUKAWA KIMINOBU  
FUKUTANI JUNICHI  
DOMOTO KAZUYORI

## (54) DIGITAL SIGNAL RECEIVER

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To provide a digital signal receiver which is used in digital transmission equipment and excellent in reception even in the case that the level of input signals fluctuates at high speed.

**SOLUTION:** By reading the control voltage of a variable gain circuit 4 and the variable gain circuit 2 with a microprocessor 15 and controlling the operation start point of the variable gain circuit 2 by using the control value, excellent level fluctuation characteristics are obtained regardless of an input level.



## LEGAL STATUS

[Date of request for examination]

07.06.2002

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

**BEST AVAILABLE COPY**

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-168748

(P2001-168748A)

(43) 公開日 平成13年6月22日 (2001.6.22)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テーマコード(参考)
H 0 4 B 1/16		H 0 4 B 1/16	R 5 C 0 2 5
H 0 3 H 17/06	6 3 5	H 0 3 H 17/06	6 3 5 B 5 K 0 2 0
H 0 4 B 1/10		H 0 4 B 1/10	E 5 K 0 4 6
1/28		1/28	H 5 K 0 6 2
7/005		7/005	5 K 0 6 1
審査請求 未請求 請求項の数10 O L (全 12 頁) 最終頁に続く			

(21) 出願番号 特願平11-354303

(22) 出願日 平成11年12月14日 (1999. 12. 14)

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 尾関 浩明

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(72) 発明者 瀧川 雅巳

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(74) 代理人 100097445

弁理士 岩橋 文雄 (外2名)

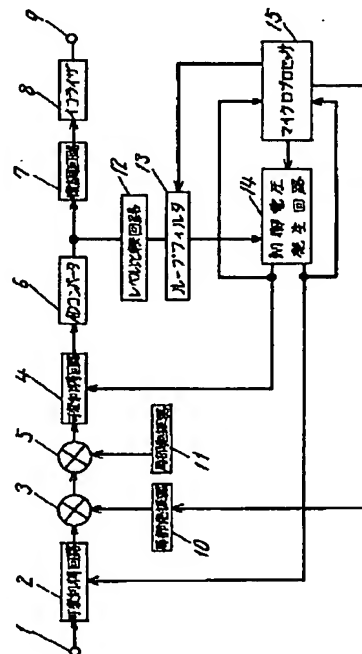
最終頁に続く

(54) 【発明の名称】 デジタル信号受信装置

(57) 【要約】

【課題】 本発明は、デジタル伝送機器に使用されるデジタル信号受信装置に関するものであり、入力信号のレベルが高速に変動した場合にも良好な受信性能が得られるデジタル信号受信装置を実現することを目的とする。

【解決手段】 可変利得回路4と可変利得回路2の制御電圧をマイクロプロセッサ15で読み取り、その制御値を用いて可変利得回路2の動作開始点を制御することにより、入力レベルによらず良好なレベル変動特性を得ることができる。



## 【特許請求の範囲】

【請求項1】 デジタル変調された信号が入力される入力端子と、この入力端子に接続され信号のレベルを制御する可変利得回路が2つ以上直列接続されており、可変利得回路の出力が入力されるアナログ・デジタル変換回路と、前記アナログ・デジタル変換回路の出力に接続されるとともに前記アナログ・デジタル変換回路に入力された信号のレベルと基準レベルを比較するレベル比較回路と、レベル比較回路に接続されたループフィルタと、ループフィルタの出力電圧から各利得制御回路の制御電圧を発生する制御電圧発生回路を具備し、前記制御電圧発生回路から出力される各可変利得回路の制御電圧を用いて可変利得回路の動作開始点を制御することを特徴とするデジタル信号受信装置。

【請求項2】 可変利得回路の動作開始点と入力信号レベルが同じ場合に可変利得回路の動作開始点を制御することを特徴とする請求項1に記載のデジタル信号受信装置。

【請求項3】 入力信号レベルが利得制御回路の飽和点にある場合に可変利得回路の動作開始点を制御することを特徴とする請求項1に記載のデジタル信号受信装置。

【請求項4】 デジタル変調された信号が入力される入力端子と、この入力端子に接続され信号のレベルを制御する可変利得回路が2つ以上直列接続されており、可変利得回路の出力が入力されるアナログ・デジタル変換回路と、前記アナログ・デジタル変換回路の出力に接続されるとともに前記アナログ・デジタル変換回路に入力された信号のレベルと基準レベルを比較するレベル比較回路と、レベル比較回路に接続されたループフィルタと、ループフィルタの出力電圧から各利得制御回路の制御電圧を発生する制御電圧発生回路を具備し、前記制御電圧発生回路から出力される各可変利得回路の制御電圧を用いてループフィルタのバンド幅を制御することを特徴とするデジタル信号受信装置。

【請求項5】 各利得制御回路の制御電圧から計算した制御電圧の平均値と制御電圧の変動周波数を用いて可変利得回路の動作開始点またはループフィルタのバンド幅を制御することを特徴とした請求項1に記載のデジタル信号受信装置。

【請求項6】 各利得制御回路の制御電圧から計算した制御電圧の平均値と入力レベル変動振幅を用いて可変利得回路の動作開始点またはループフィルタのバンド幅を制御することを特徴とした請求項1に記載のデジタル信号受信装置。

【請求項7】 各可変利得回路の制御電圧と隣接チャネルと希望チャネルの電力比を用いて可変利得回路の動作開始点を制御することを特徴とする請求項1に記載のデジタル信号受信装置。

【請求項8】 デジタル変調された信号が入力される入力端子と、この端子に接続されたアナログ・デジタル変

換回路と、前記アナログ・デジタル変換回路の出力に接続されたゴーストの遅延量を検出するためのゴースト検出部を具備し、ゴースト検出部で検出された遅延量を用いて追従性モードと安定性モードを切り替えることを特徴とするデジタル信号受信装置。

【請求項9】 入力端子とアナログ・デジタル変換回路の間に2つ以上の可変利得回路が直列接続され、アナログ・デジタル変換回路の出力に接続されるとともに、アナログ・デジタル変換回路に入力された信号のレベルと基準レベルを比較するレベル比較回路と、レベル比較回路に接続されたループフィルタと、ループフィルタの出力電圧から各利得制御回路の制御電圧を発生する制御電圧発生回路を具備し、可変利得回路の動作開始点またはループフィルタのバンド幅を制御することにより追従性モードと安定性モードを設定することを特徴とする請求項8に記載のデジタル信号受信装置。

【請求項10】 デジタル変調された信号が入力される入力端子と、この入力端子に接続され信号のレベルを制御する可変利得回路が2つ以上直列接続されており、可変利得回路の出力が入力されるアナログ・デジタル変換回路と、前記アナログ・デジタル変換回路の出力に接続されるとともに前記アナログ・デジタル変換回路に入力された信号と基準レベルを比較するレベル比較回路と、レベル比較回路に接続されたループフィルタと、ループフィルタの出力電圧から各利得制御回路の制御電圧を発生する制御電圧発生回路と、信号対雑音の電力比を検出するCN検出回路を具備し、CN検出値により可変利得回路の動作開始点またはループフィルタのバンド幅を制御することを特徴とするデジタル信号受信装置。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、デジタル伝送機器に用いるデジタル信号受信装置に関するものである。

【0002】

【従来の技術】以下、従来のデジタル信号受信装置について説明する。従来のデジタル信号受信装置の例として、デジタル変調されて伝送されてきた米国の地上波放送を受信するデジタル信号受信装置がある。図13にこのデジタル信号受信装置のブロック図を示す。以下図面を参照しながら説明する。

【0003】図13において、アンテナに接続された受信信号は、入力端子101に入力され、可変利得回路102で利得制御される。可変利得回路102の出力は周波数変換回路103で局部発振回路110の信号と混合され所定の第1の中間周波数（例えば1407.5MHz）に周波数変換される。周波数変換回路103の出力は周波数変換回路105で局部発振器111の出力と混合され第2の中間周波数（例えば44MHz）に周波数変換され可変利得回路104で利得制御される。利得制御回路104の出力は、アナログ・デジタル変換回路1

06（以下、ADコンバータという）でデジタル信号に変換される。

【0004】ADコンバータ106の出力は復調回路107で復調される。復調回路107の出力はイコライザ108で伝送路で発生したゴーストによる歪みを除去され端子109から出力される。ADコンバータ106の出力は、レベル比較回路112でそのレベル比較され、ループフィルタ113でフィルタリングを受けた後に制御電圧発生回路114に入力され、ADコンバータ106の入力レベルが一定になるよう可変利得回路102および可変利得回路104の利得を制御する。

【0005】このブロック図において復調前で同期が得られる前はループフィルタ113の定数を高速応答特性とし同期確立後はループフィルタ帯域を狭くすることによりノイズ帯域を狭くすることにより、高速同期と同期後のノイズ特性を良くしている。なお、これに類する技術として例えば特開平6-216955号公報がある。

【0006】

【発明が解決しようとする課題】しかしながらこのような従来の構成では、可変利得回路の変換特性が制御電圧に対して一定でないため、特定の電界強度において、入力信号のレベルが高速に変動した場合追従できず、アンテナの前を物体が通過した場合に受信信号のレベルが高速に変化することがあり、これに利得制御回路の応答が追従できずビット誤り率が悪化するという問題点を有していた。

【0007】本発明は、このような問題を解決するもので入力信号のレベルが高速に変動した場合にも、良好な受信性能を実現するデジタル信号受信装置を提供することを目的としたものである。

【0008】

【課題を解決するための手段】この目的を達成するために本発明のデジタル信号受信装置は、各可変利得回路の制御電圧を用いて可変利得回路の動作開始点を制御することを特徴とする構成としたものである。

【0009】これにより、入力信号のレベルが高速に変動した場合にも、良好な受信性能を実現するデジタル信号受信装置を得ることができる。

【0010】

【発明の実施の形態】本発明の請求項1に記載の発明は、デジタル変調された信号が入力される入力端子と、この入力端子に接続され信号のレベルを制御する可変利得回路が2つ以上直列接続されており、可変利得回路の出力が入力されるアナログ・デジタル変換回路と、前記アナログ・デジタル変換回路の出力に接続されるとともに前記アナログ・デジタル変換回路に入力された信号のレベルと基準レベルを比較するレベル比較回路と、レベル比較回路に接続されたループフィルタと、ループフィルタの出力電圧から各利得制御回路の制御電圧を発生する制御電圧発生回路を具備し、前記制御電圧発生回路か

ら出力される各可変利得回路の制御値を用いて可変利得回路の動作開始点を制御することとしたものであり、入力電界強度に応じて利得可変回路の動作開始点を換えることにより、可変利得回路の変換利得特性の高い動作点を使用できるので入力電界強度によらずレベルが高速に変動した場合にも良好な受信特性を得ることができる。

【0011】本発明の請求項2に記載の発明は、可変利得回路の動作開始点と入力信号レベルが同じ場合に可変利得回路の動作開始点を制御することを特徴とする請求項1に記載のデジタル信号受信装置としたものであり、利得可変回路の切り替えが起こらないよう利得可変回路の動作開始点を動かすので切り替えに要する時間が不要になるためレベルが高速に変動した場合にも良好な受信特性を得ることができる。

【0012】本発明の請求項3に記載の発明は、入力信号レベルが利得制御回路の飽和点にある場合に可変利得回路の動作開始点を制御することを特徴とする請求項1に記載のデジタル信号受信装置としたものであり、入力レベルが利得制御回路の飽和点にある場合に動作開始点を制御することにより入力レベルに対する利得制御回路の飽和点を動かすので受信が可能になる。

【0013】本発明の請求項4に記載の発明は、デジタル変調された信号が入力される入力端子と、この入力端子に接続され信号のレベルを制御する可変利得回路が2つ以上直列接続されており、可変利得回路の出力が入力されるアナログ・デジタル変換回路と、前記アナログ・デジタル変換回路の出力に接続されるとともに前記アナログ・デジタル変換回路に入力された信号のレベルと基準レベルを比較するレベル比較回路と、レベル比較回路に接続されたループフィルタと、ループフィルタの出力電圧から各利得制御回路の制御電圧を発生する制御電圧発生回路を具備し、前記制御電圧発生回路から出力される各可変利得回路の制御電圧を用いてループフィルタのバンド幅を制御することを特徴とするデジタル信号受信装置としたものであり、入力レベルに応じてバンド幅の設定を行うことにより安定性と雑音特性を維持しながら、入力レベルによるレベル変動周波数特性を改善することができる。

【0014】本発明の請求項5に記載の発明は、各利得制御回路の制御電圧から計算した制御電圧の平均値と制御電圧の変動周波数を用いて可変利得回路の動作開始点またはループフィルタのバンド幅を制御することを特徴とした請求項1に記載のデジタル信号受信装置としたものであり、必要な変動周波数を算出し、所要性能を満たすよう、動作開始点を制御することにより隣接チャネル妨害比特性の悪化を最小限に押さえた上でレベル変動応答を改善することができる。

【0015】本発明の請求項6に記載の発明は、各利得制御回路の制御電圧から計算した制御電圧の平均値と入力レベル変動振幅を用いて可変利得回路の動作開始点ま

たはループフィルタのバンド幅を制御することを特徴とした請求項1に記載のデジタル信号受信装置であり入力レベル振幅を用いて制御することにより、変動振幅が小さくレベル変動周波数特性を改善しなくても良い場合は、余分の制御をしないため、不要な制御に要する時間がかからず動作時間の短縮化が可能になる。

【0016】本発明の請求項7に記載の発明は、各可変利得回路の制御電圧と隣接チャネルと希望チャネルの電力比を用いて可変利得回路の動作開始点を制御することを特徴とする請求項1に記載のデジタル信号受信装置としたものであり、隣接チャネルと希望チャネルの電力比を用いて利得可変回路の動作開始点を決めることにより必要な隣接チャネル妨害特性を維持しながら入力電界強度が高速に変動した場合にも良好な受信特性を得ることができる。

【0017】本発明の請求項8に記載の発明は、デジタル変調された信号が入力される入力端子と、この端子に接続されたアナログ・デジタル変換回路と、前記アナログ・デジタル変換回路の出力に接続されたゴーストの遅延量を検出するためのゴースト検出部を具備し、ゴースト検出部で検出された遅延量を用いて追従性モードと安定性モードを切り替えることを特徴とするデジタル信号受信装置であり、ゴーストの遅延時間に対する分布から室内アンテナ受信か室外アンテナ受信かを判断し受信環境にあった設定をすることにより室内アンテナを用いた場合に追従性を高くするため室内アンテナ受信が可能になる。

【0018】本発明の請求項9に記載の発明は、入力端子とアナログ・デジタル変換回路の間に2つ以上の可変利得回路が直列接続され、アナログ・デジタル変換回路の出力に接続されるとともに、アナログ・デジタル変換回路に入力された信号のレベルと基準レベルを比較するレベル比較回路と、レベル比較回路に接続されたループフィルタと、ループフィルタの出力電圧から各利得制御回路の制御電圧を発生する制御電圧発生回路を具備し、可変利得回路の動作開始点またはループフィルタのバンド幅を制御することにより追従性モードと安定性モードを設定することを特徴とする請求項8に記載のデジタル信号受信装置であり、以上のように、室内アンテナを用いた場合ゴーストの遅延時間に対する分布からレベル変動応答を良くするよう制御を行うため室内アンテナ受信が可能になる。

【0019】本発明の請求項10に記載の発明は、デジタル変調された信号が入力される入力端子と、この入力端子に接続され信号のレベルを制御する可変利得回路が2つ以上直列接続されており、可変利得回路の出力が入力されるアナログ・デジタル変換回路と、前記アナログ・デジタル変換回路の出力に接続されるとともに前記アナログ・デジタル変換回路に入力された信号のレベルと基準レベルを比較するレベル比較回路と、レベル比較回

路に接続されたループフィルタと、ループフィルタの出力電圧から各利得制御回路の制御電圧を発生する制御電圧発生回路と、信号対雑音の電力比を検出するCN検出回路を具備し、CN検出値により可変利得回路の動作開始点またはループフィルタのバンド幅を制御することを特徴とするデジタル信号受信装置であり、CNを測定しながら可変利得回路2の動作点を動かすことにより所要CN特性を満足しながら最良の隣接チャネル妨害比特性を得ることができる。

【0020】以下、本発明の実施の形態について、図面を用いて説明する。

【0021】(実施の形態1) 図1は、本発明の実施の形態1におけるデジタル信号受信装置のブロック図である。

【0022】また、図2(a)は、同デジタル信号受信装置において可変利得回路の動作開始点を $-70\text{ dBm}$ とした場合の入力レベル対利得減衰量の関係図である。図2(b)は、同デジタル信号受信装置において可変利得回路の動作開始点を $-70\text{ dBm}$ とした場合の入力レベル対変換利得と入力レベル対レベル変動応答速度の関係図である。

【0023】さらに、図3(a)は、同デジタル放送受信装置において可変利得回路の動作開始点を $-60\text{ dBm}$ とした場合の入力レベル対利得減衰量の関係図である。図3(b)は、同デジタル放送受信装置において可変利得回路の動作開始点を $-60\text{ dBm}$ とした場合の入力レベル対変換利得と入力レベル対レベル変動応答速度の関係図である。

【0024】ここでレベル変動振幅は $\pm 2\text{ dB}$ である。以下特に、記述しない場合は、レベル変動振幅は $\pm 2\text{ dB}$ とする。

【0025】図1、図2、図3を参照しながら本発明の実施の形態1におけるデジタル信号受信装置の動作を説明する。

【0026】図1において、実施の形態1におけるデジタル信号受信装置は、デジタル変調信号が入力される入力端子1と、この入力端子1と、この入力端子1に接続された可変利得回路2と、この可変利得回路2に接続された周波数変換回路3と、この周波数変換回路3に接続された局部発振器10と、この周波数変換回路3の出力に接続された周波数変換回路5と、周波数変換回路5の出力に接続された可変利得回路4と、周波数変換回路5に接続された局部発振器11と、可変利得回路4の出力に接続されたADコンバータ6と、ADコンバータ6の出力に接続された復調回路7と、復調回路7の出力が接続されたイコライザ8と、イコライザ8の出力が接続された出力端子9と、ADコンバータの出力6の出力が接続されたレベル比較回路12と、レベル比較回路12の出力が接続されたループフィルタとループフィルタ13と、ループフィルタ13の出力が接続された制御電圧発

生回路14と、制御電圧発生回路14の第1の出力が可変利得回路2の制御端子に接続されるとともにマイクロプロセッサ15に接続されており、制御電圧発生回路14の第2の出力が可変利得回路4の制御端子に接続されるとともにマイクロプロセッサ15に接続されており、局部発振器10の制御端子がマイクロプロセッサ15に接続されている。

【0027】このように構成されたデジタル信号受信装置について、以下にその動作を説明する。デジタル変調された受信信号が入力端子1に入力されるとともに可変利得回路2、可変利得回路4で振幅制御され所定の振幅でADコンバータ6に入力される。

【0028】ここで図2(a)の21が可変利得回路4の減衰量を、22が可変利得回路2の減衰量を表す線である。入力レベルが $-90\text{ dBm}$ の時は、可変利得回路2、可変利得回路4の減衰量は $0\text{ dB}$ である。入力レベルが、 $-90\text{ dBm}$ から $-70\text{ dBm}$ までは、制御電圧発生回路14がマイクロプロセッサ15で制御され可変利得回路2の減衰量は $0\text{ dB}$ になるよう制御され、入力レベルが増加した分だけ可変利得回路4の減衰量が増加する。

【0029】次に、 $-70\text{ dBm}$ から $-10\text{ dBm}$ の動作を説明する。所定の入力レベル23( $-70\text{ dBm}$ )になると制御電圧発生回路14は可変利得回路4の制御電圧を一定にするようマイクロプロセッサ15により制御され、さらに入力レベルが増加しても減衰量は $20\text{ dB}$ 以上大きくならない。さらに入力レベルが増加するとその増加分だけ可変利得回路2の減衰量が大きくなる。このようにして24で表される点( $-10\text{ dBm}$ )まで入力レベルの増加分だけ可変利得回路2と可変利得回路4の減衰量が変わるのでADコンバータ6には一定の振幅の信号が入力される。

【0030】ここで23で表される所定の値を可変利得増幅回路2の動作開始点と呼びこの値はマイクロプロセッサ15で設定が可能である。尚、 $-10\text{ dBm}$ 以上になると可変利得回路2のダイナミックレンジのため制御電圧発生回路14がいくら電圧を変えても利得減衰量を変化させることができず、この領域ではデジタル信号受信器のビット誤り率が著しく悪化する。

【0031】次に、図2(b)の25は入力レベルに対する可変利得回路2の変換利得を、26は入力レベルに対するレベル変動応答速度の関係図である。25、26ともに可変利得回路2の動作開始点は図2(a)の23のように $-70\text{ dBm}$ の場合を示す。

【0032】可変利得回路2の変換利得は、制御電圧の変化に対する減衰量の変化、即ち、 $\Delta$ 減衰量/ $\Delta$ 制御電圧で表される数値である。可変利得回路2に用いられるダイオードやトランジスタといった半導体素子には制御電圧に対する非線型性があるため、制御電圧に対して変換利得が大きく変わる。一方、可変利得回路4は異なる

入力レベルに対して異なる制御電圧で制御されるので、入力レベルに対して変換感度が大きく変わる。

【0033】したがって25に示すように、入力レベルに対して変換利得は大きく変化する。アンテナの前を物体が通過した場合などに入力信号のレベル変動が起こると考えられる。26のレベル変動応答速度は、どこまで高い周波数の入力信号レベル変動に対してデジタル信号受信装置が応答しビット誤り率の劣化を起こさないかを表す曲線を各入力レベルごとに示したものである。

【0034】図2(b)に示したように変換利得25が低くなる電界ではレベル変動特性26も悪くなる。例えば27で示すように入力レベルが $-30\text{ dBm}$ の場合、変換利得は $100\text{ dB/V}$ と他の入力レベルと比べて悪い。レベル変動周波数も $40\text{ Hz}$ と悪くなる。可変利得回路2の動作開始点が $-70\text{ dBm}$ と分かっているため、可変利得回路2と可変利得回路4の制御電圧からマイクロプロセッサ15で現在の入力レベルを計算することができる。マイクロプロセッサ15は入力レベルが $-30\text{ dBm}$ であることを検出すると可変利得回路4の動作開始点を $-60\text{ dBm}$ に移動させるよう制御電圧発生回路14を制御する。

【0035】図3(a)が動作開始点を $-60\text{ dBm}$ に移動させた後の利得減衰量であり、開始点が $10\text{ dB}$ 大きくなることにより、可変利得回路2の動作開始後の領域において、可変利得回路4の減衰量が $10\text{ dB}$ 増加するため可変利得回路2の同一入力レベルに対する利得減衰量は $10\text{ dB}$ 減少する。その結果、 $-30\text{ dBm}$ が入力される場合、可変利得回路2の制御電圧に対する動作点が○から△に移動するため、変換利得特性は図3(b)35のように $180\text{ dB/V}$ と大きくなり、レベル変動特性は36に示すように $60\text{ Hz}$ と改善される。

【0036】以上のように、入力レベルによらず良好なレベル変動特性を得ることができる。

【0037】なお、本実施の形態では制御電圧発生回路14の出力からマイクロプロセッサが電圧を読むとしたが制御電圧を表すデジタル値を読み込んで同様の効果が得られる。

【0038】(実施の形態2)図2(b)29に示すように、可変利得回路2の動作開始点と入力レベルが同一( $-70\text{ dBm}$ )の場合、変換利得が $90\text{ dB/V}$ と高いにもかかわらずレベル変動周波数は $40\text{ Hz}$ と悪い。この動作点では、レベル変動のある信号が入力された場合、動作ポイントが可変利得回路2と可変利得回路4の動作領域の間を行き来する。そのためレベル変動にリアルタイムに応じた可変利得回路2と可変利得回路4の切り替えが必要となるが、切り替えにはマイクロプロセッサ15が制御電圧を読み取り制御電圧発生回路14を制御し切り替えを行わないといけなないので制御に時間がかかり応答が不十分になる。

【0039】本実施の形態では、入力レベルと可変利得



回路 2 の動作開始点が近い場合は、動作開始点を変えることにより図 3 (b) に示すように 50 Hz のレベル応答速度を得ることができる。

【0040】以上のように可変利得回路の動作開始点と入力レベルが同一の場合にも、動作開始点を制御することにより良好なレベル応答速度を得ることができる。

【0041】(実施の形態 3) 図 2 (a) に示すように、可変利得回路 2 の動作開始点が  $-70 \text{ dBm}$  の場合、入力レベルが  $-10 \text{ dBm}$  以上になると可変利得回路 2 のダイナミックレンジのため、制御電圧発生回路がいくら電圧を変えても利得減衰量を変化させることができず、この領域ではデジタル放送受信器のビット誤り率が著しく悪化する。

【0042】マイクロプロセッサ 15 は、利得可変回路の制御電圧から入力レベルが  $-10 \text{ dBm}$  以上であることを検出すると、可変利得回路 2 の動作開始点を  $-70 \text{ dBm}$  から  $-60 \text{ dBm}$  にするよう制御電圧発生回路 14 を制御することにより図 3 (a) に示すような入力レベル対利得減衰量になるので、 $0 \text{ dBm}$  まで AD コンバータ 6 の入力を一定に制御することができる。

【0043】以上のように、本実施の形態では入力レベルが利得制御量の飽和領域にある場合にも動作開始点を制御することにより利得制御回路の動作点を動かすので受信が可能になる。

【0044】(実施の形態 4) 図 4 は、同デジタル信号受信装置においてループフィルタのバンド幅を変えた場合の入力レベル対レベル変動応答速度の関係図である。41 はバンド幅が狭い場合を 42 はバンド幅が広い場合を示す。バンド幅が広くなると追従性が良くなりレベル変動応答速度が大きくなる。

【0045】しかしながら、レベル変動応答速度が大きくなると外来雑音に対し周波数制限が少なくなり、より多くの雑音がループに入ることになり雑音特性やループの安定性が悪くなる。例えば、43 で示したレベル変動周波数 (62 Hz) 以上であれば雑音特性や安定性に問題があり、それ以下であれば問題がない。

【0046】今、入力レベルをマイクロプロセッサ 15 が制御電圧発生回路 14 の出力から読み取った結果、 $-30 \text{ dBm}$  であれば、マイクロプロセッサ 15 はループフィルタ 13 のバンド幅を広い設定 42 に制御しレベル変動応答速度は 50 Hz に改善され 60 Hz 以下であるので雑音特性・安定性に問題の無い範囲で高速化されている。 $-40 \text{ dBm}$  の場合は、広いバンド幅をとると 42 のように 70 Hz となり雑音特性・安定性に問題があるので、狭いバンド幅 41 に設定する。この場合、レベル変動応答速度は 60 Hz で雑音特性・安定性に問題はない。

【0047】以上のように、本実施の形態では入力レベルに応じてバンド幅の設定を行うことにより安定性と雑音特性を維持しながら、入力レベルによるレベル変動周

波数特性を改善することができる。

【0048】(実施の形態 5) 図 5 (a) は、同デジタル信号受信装置において、入力レベルが  $-30 \text{ dBm}$  における可変利得回路 2 の動作開始点と隣接チャネル妨害比の関係図である。同図において、隣接チャネル妨害比は、受信信号のレベル/隣接チャネル妨害波レベルが、所定のビット誤り率 (例えば、 $3 \times 10^{-6}$ ) 以下となる点で表されている。可変利得回路 2 の動作開始点が、 $-70 \text{ dBm}$ 、 $-65 \text{ dBm}$ 、 $-60 \text{ dBm}$  の場合に隣接チャネル妨害比はそれぞれ、 $-40 \text{ dB}$ 、 $-35 \text{ dB}$ 、 $-30 \text{ dB}$  になる。

【0049】実施の形態 1 では  $-30 \text{ dBm}$  が入力信号の平均値であるとき、受信信号のレベル変動速度が高くない場合にも、デジタル信号受信装置のレベル変動周波数特性を過度に向上させている一方で、隣接チャネル妨害比特性を悪化させるという問題点を有していた。本実施の形態ではこの問題点に鑑み、隣接チャネル妨害比特性悪化を最小限に押さえたうえでレベル変動応答速度を向上する。

【0050】図 5 (b) は可変利得回路の制御値から変動周波数を算出する方法の説明図である。51 は計測時間、52 は可変利得回路 2 の制御電圧を、53 は可変利得回路 4 の制御電圧を、54 はマイクロプロセッサ 15 が各制御電圧の値の読みこみを行うサンプルポイントである。サンプルポイントの間隔は想定するレベル変動速度に対して十分短く設定されている。

【0051】可変利得回路 2 の動作開始点が  $-70 \text{ dBm}$ 、入力レベルが  $-30 \text{ dBm}$  の場合は、可変利得回路 2 の制御電圧は、53 のように一定になっている。可変利得回路 2 の制御電圧は入力信号の変動に応じて変動し 52 のようになる。変動周波数は制御値 52 の最大値ビークの数と計測時間 51 から単位時間あたりの最大値ビーク数を算出することにより得られる。今ビークの数が 42 個計測時間を 1 秒とすると変動周波数は 42 Hz と算出される。この計算結果に基づき、マイクロプロセッサ 15 は可変利得回路 2 の動作開始点を  $-65 \text{ dBm}$  に制御する。

【0052】図 5 (c) は、可変利得回路 2 の動作開始点を  $-65 \text{ dBm}$  に制御した場合の入力レベルとレベル変動応答速度の関係図である。同図において 55 はレベル変動応答速度を、56 は上記、算出した変動周波数 (42 Hz) を、57 は制御後の入力レベルが  $-30 \text{ dBm}$  のレベル変動周波数を表し 50 Hz が得られている。この場合必要なレベル変動応答速度 42 Hz 以上 (50 Hz) を満足しながら隣接チャネル妨害比  $-36 \text{ dB}$  と第 1 の実施の形態に比べ隣接チャネル妨害特性に優れた性能を得ることができる。

【0053】以上のように、本実施の形態ではマイクロプロセッサで必要な変動周波数を算出し、必要な変動周波数特性を最低限満たすよう、動作開始点を制御するこ

とにより隣接チャネル妨害比特性悪化を最小限に押さえたうえでレベル変動周波数特性を向上することができ

る。  
【0054】尚、本実施の形態では動作開始点を動かし隣接チャネル妨害比特性悪化を最小限に押さえたが、必要な変動周波数を算出し、必要な変動周波数特性を満たすよう、バンド幅を制御することにより雑音特性の悪化を最小限に押さえたうえでレベル変動周波数特性を向上することもできる。

【0055】（実施の形態6）図6（a）は、入力レベル-30dBmにおけるレベル変動振幅の説明図である。図6（b）は、同デジタル信号受信装置において、レベル振幅変動が±2dBの場合と±1dBの場合の入力レベルに対するレベル変動応答速度の関係図である。

【0056】62は可変利得回路2の制御値を、63は可変利得回路4の制御値を、64はマイクロプロセッサ15が各制御値の値の読みこみを行うサンプルポイントである。マイクロプロセッサ15は、64で読みこみを行った可変利得回路2の制御値62の値から、最大値と最小値を選び出しその差を求めることにより、変動振幅

を算出する。  
【0057】65は変動振幅が±1dBの場合のレベル変動応答速度、66は変動振幅が±2dBの場合のレベル変動応答速度である。

【0058】入力レベルが-30dBmで変動振幅が±2dB、レベル変動速度が50Hzである場合は、マイクロプロセッサ15は、実施の形態1と同様に、可変利得回路の動作開始点を-70dBmから-60dBmに制御しレベル変動応答速度を60Hzとして受信が可能になる。振幅変動が±0.5dB、レベル変動速度が50Hzの場合は、動作点を-70dBmから動かさないよう制御を行う。

【0059】以上のように、本実施の形態ではレベル振幅を用いて制御することにより、変動振幅が小さくレベル変動応答速度を改善しなくても良い場合は、余分の制御をしないため、不要な制御に要する時間がかからず動作時間の短縮化が可能になる。

【0060】（実施の形態7）図7（a）は受信信号と隣接チャネル妨害波のスペクトラムである。71は受信信号波で72は下側周波数の隣接チャネル妨害波のスペクトラムである。

【0061】図7（b）は可変利得回路2の動作開始点と隣接チャネル妨害比およびレベル変動応答速度の関係図である。マイクロプロセッサ15は受信信号が周波数変換回路3で、所定の第1の中間周波数に周波数変換されるよう局部発振器10の周波数を測定する。マイクロプロセッサ15は可変利得回路2および4の制御値から受信信号のレベルを計算する。

【0062】次に、マイクロプロセッサ15は下側周波数の隣接チャネル妨害波が周波数変換回路3で、所定の

第1の中間周波数に周波数変換されるよう局部発振器10の周波数を制御する。マイクロプロセッサ15は可変利得回路2および4の制御値から下側周波数の隣接チャネル妨害波のレベルを計算する。

【0063】さらにマイクロプロセッサ15は上側周波数の隣接チャネル妨害波が周波数変換回路3で、所定の第1の中間周波数に周波数変換されるよう局部発振器10の周波数を制御する。マイクロプロセッサ15は可変利得回路2および4の制御値から上側周波数の隣接チャネル妨害波のレベルを計算する。以上により受信信号と隣接チャネル妨害波のレベル比が計算される。

【0064】本実施の形態では上側隣接に妨害波が存在しないので受信信号の下側隣接チャネル妨害波のレベル比73が計算される。今このレベル比が-35dBであった場合、マイクロプロセッサは可変利得回路2の動作開始を-65dBmに設定する。これにより、図7（b）の75に示すように隣接チャネル妨害比特性は-35dBになりビットエラー率の悪化なしに受信が可能となり、さらに74に示したようにレベル変動応答速度は40Hzから50Hzに改善されている。

【0065】以上のように、本実施の形態では実際の隣接チャネル妨害比に合わせた可変利得回路の開始点の設定を行うことにより、必要とされる隣接チャネル妨害比特性を維持しながらレベル変動周波数特性の改善が可能である。

【0066】（実施の形態8）図8は、本発明の実施の形態8におけるデジタル信号受信装置のブロック図であり、ゴースト検出部としてイコライザ8を用いている。図9は、イコライザの構成図である。

【0067】91は遅延回路、92は係数回路、93は足し算回路である。伝送路で発生したゴースト信号を含んだ信号はイコライザに入力されるとLSMアルゴリズム（最小二乗平均アルゴリズム）回路95で、ゴースト信号の遅延量と大きさが算出され、その値が平均化回路94で平均化され係数回路92の各係数、 $A_{-1}, A_{-1,1}, \dots, A_0, \dots, A_{1,1}, A_1$ が設定され、遅延回路91、係数回路92、足し算回路93で形成されるデジタルフィルタで、ゴースト信号による歪みが補正され出力される。

【0068】96はこの係数 $A_{-1}, A_{-1,1}, \dots, A_0, \dots, A_{1,1}, A_1$ と読みこみと平均化回路94の平均する回数を設定する制御バスである。図8中では86として表している。図10（a）は室内アンテナを用いて受信を行った場合に係数 $A_{-1}, A_{-1,1}, \dots, A_0, \dots, A_{1,1}, A_1$ から計算したゴーストの遅延時間と大きさの分布図である。

【0069】室内アンテナを用いた受信では、信号が室内という狭い環境で反射を起こすため、100nsec以下の小さい遅延時間に多くのゴーストが存在する。図10（a）は室外アンテナを用いて受信を行った場合のゴースト



ストの遅延時間と大きさの分布図である。

【0070】一般的に室外アンテナの受信ではゴーストの原因となる反射物は離れているので100nsec以下に大きなゴーストは存在しない。また室内アンテナでは室内を人が移動することにより反射物になるためゴースト信号が動く可能性が大きい。100nsec以下に大きなゴーストが存在する場合は平均化回路94の平均化の回数を少なくした追従性モードとし100nsec以下に大きなゴーストは存在しない場合は平均化回路94の平均化の回数を多くすることにより雑音の影響を小さくし安定性を重視した安定性モードに設定する。

【0071】以上のように、本実施の形態ではゴーストの遅延時間に対する分布から室内アンテナ受信か室外アンテナ受信かを判断し受信環境にあった設定をすることにより室内アンテナを用いた場合にも安定した受信が可能になる。

【0072】(実施の形態9)室内アンテナ使用時には、電波到来方向とアンテナの前を人または物体が入力信号のレベルが高速に変動する可能性が大きい。図8において、マイクロプロセッサ15はイコライザ8の係数から室内アンテナを用いた受信であると判断した場合、入力レベルが-30dBmの場合、図2(a)、(b)の可変利得回路2の動作開始点が-70dBmから、図3(a)、(b)の-60dBmに制御することにより、レベル変動応答速度を40Hzから60Hzにする追従性モードとする。

【0073】以上のように、本実施の形態では室内アンテナ受信時には追従性を重視したモード設定にすることにより室内での受信を可能とする。

【0074】(実施の形態10)図11は実施の形態10におけるデジタル信号受信装置のブロック図である。CN検出回路16では、ADコンバータ6への入力信号の信号対雑音の電力比を検出し、マイクロプロセッサ15は検出したCN値から可変利得回路2の動作開始点を制御する。図12は可変利得回路2の動作開始点に対する隣接チャネル妨害、所要CN値を示す関係図である。通常、弱電界以外では、実際のCN値は高く問題はないがパーソナルコンピュータなどの機器にこの受信装置をいれた場合は、CNが低くなり所要CNが確保できない場合がある。

【0075】今、実際にADコンバータ6に入力されたCNが15.6dBとすると、所要CNがそれ以下になるようマイクロプロセッサ15は、可変利得回路2の動作開始点を例えば-70dBmから-65dBmに制御する。この制御により所要CN特性(15.6dB)を確保しながら隣接チャネル妨害特性(-35dB)を確保することができる。

【0076】以上のように、本実施の形態ではCNを測定しながら可変利得回路2の動作点を動かすことにより所要CN特性を満足しながら同じに優れた隣接チャネル

妨害比特性を得ることができる。

【0077】

【発明の効果】以上のように本発明によれば、各可変利得制御回路の制御電圧を用いて可変利得回路の動作開始点を制御するので、入力レベルが高速に変動した場合にも良好な受信性能をもつデジタル信号受信装置を実現できる。

【0078】また、入力レベルに対して動作開始点の最適の設定が可能になり入力レベルによらず、良好な受信性能をもつデジタル信号受信装置を実現できるという効果もある。

【図面の簡単な説明】

【図1】本発明の実施の形態1によるデジタル信号受信装置のブロック図

【図2】(a)動作開始点を-70dBmとした場合の入力レベルと可変利得回路の利得減衰量の関係図

(b)動作開始点を-70dBmとした場合の入力レベル対レベル変動応答速度、変換利得の関係図

【図3】(a)動作開始点を-60dBmとした場合の入力レベルと可変利得回路の利得減衰量の関係図

(b)動作開始点を-60dBmとした場合の入力レベル対レベル変動応答速度、変換利得の関係図

【図4】同デジタル信号受信装置においてループフィルタのバンド幅を変えた場合の入力レベル対レベル変動応答速度の関係図

【図5】(a)同デジタル信号受信装置において、入力レベルが-30dBmにおける可変利得回路2の動作開始点と隣接チャネル妨害比の関係図

(b)可変利得回路の制御値から変動周波数を算出する方法の説明図

(c)可変利得回路2の動作開始点を-65dBmに制御した場合の入力レベルとレベル変動応答速度の関係図

【図6】(a)入力レベル-30dBmにおけるレベル変動振幅の説明図

(b)可変利得回路2の動作開始点と隣接チャネル妨害比およびレベル変動応答速度の関係図

【図7】(a)受信信号と隣接チャネル妨害波のスペクトラム図

(b)可変利得回路2の動作開始点と隣接チャネル妨害比およびレベル変動応答速度の関係図

【図8】本発明の実施の形態8におけるデジタル信号受信装置のブロック図

【図9】同イコライザの構成図

【図10】(a)室内アンテナを用いて受信を行った場合のゴーストの遅延時間と大きさの分布図

(b)室内アンテナを用いて受信を行った場合のゴーストの遅延時間と大きさの分布図

【図11】本発明の実施の形態10におけるデジタル信号受信装置のブロック図

【図12】可変利得回路2の動作開始点に対する隣接チャ

チャネル妨害、所要C/N値を示す関係図

【図13】従来例のデジタル信号受信装置のブロック図

【符号の説明】

1 入力端子

2 可変利得回路

\* 4 可変利得回路

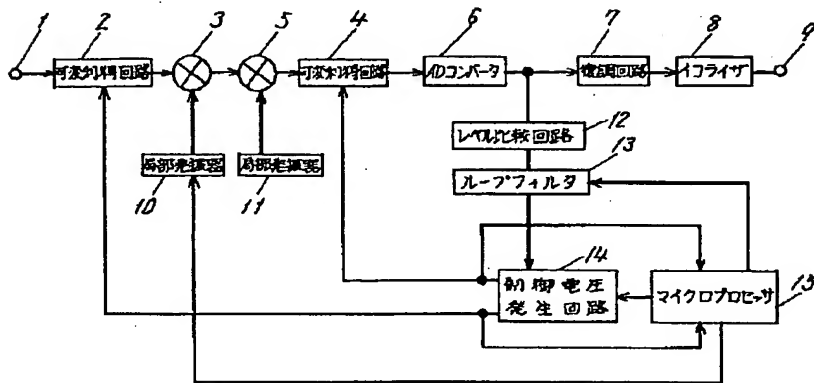
12 レベル比較回路

13 ループフィルタ

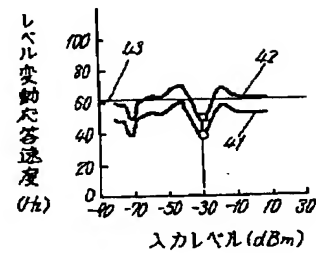
14 制御電圧発生回路

\* 15 マイクロプロセッサ

【図1】

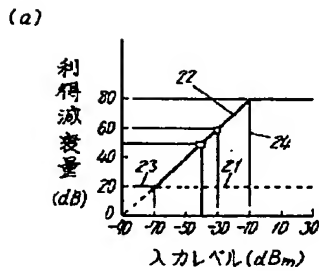


【図4】

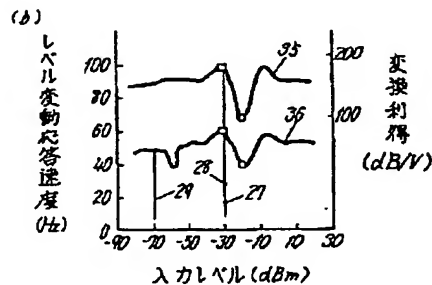
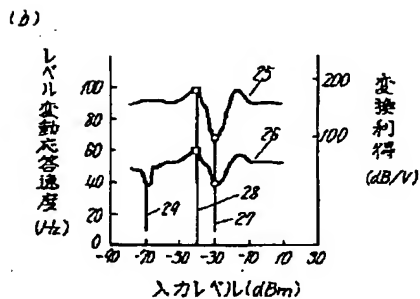
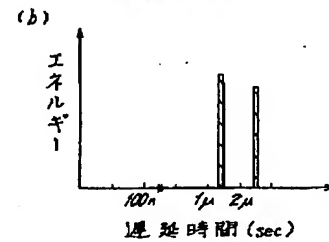
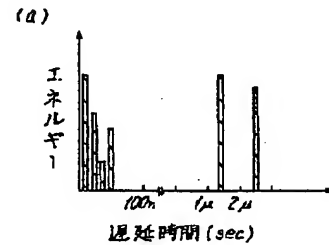
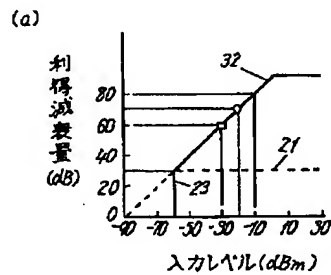


【図10】

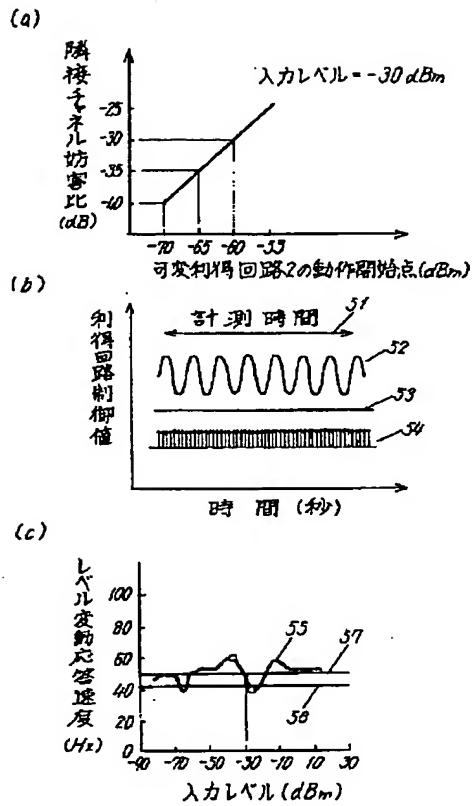
【図2】



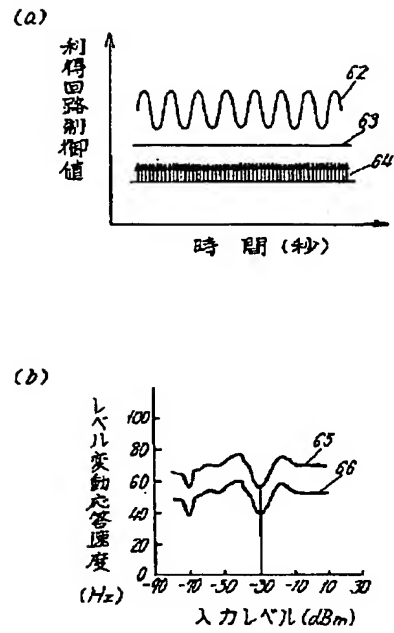
【図3】



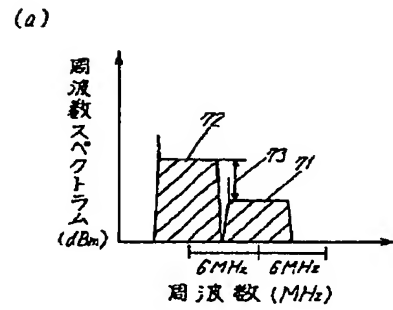
【図5】



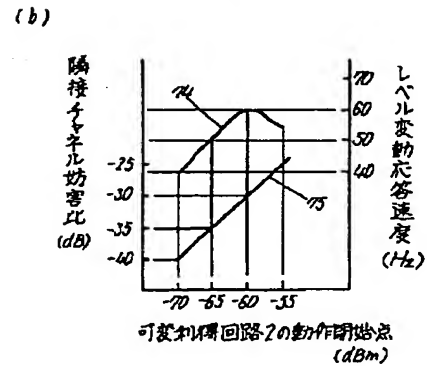
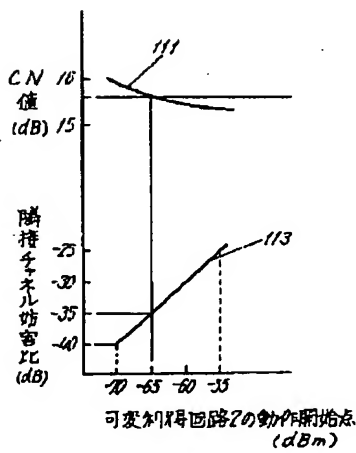
【図6】



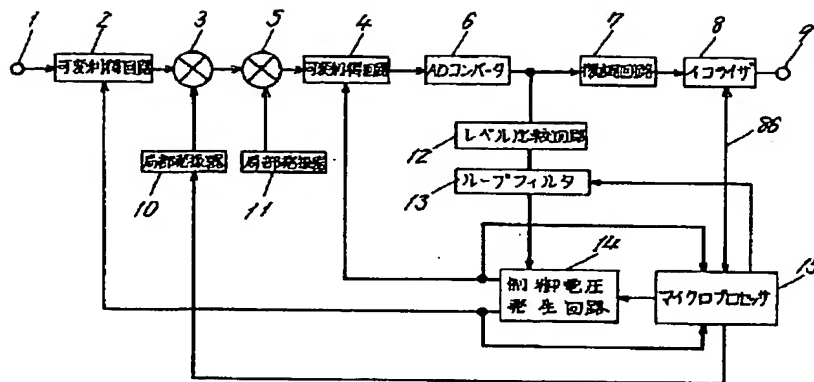
【図7】



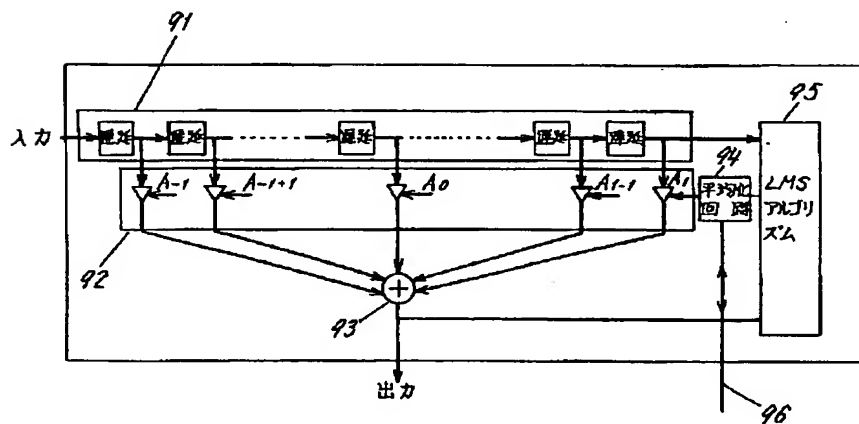
【図12】



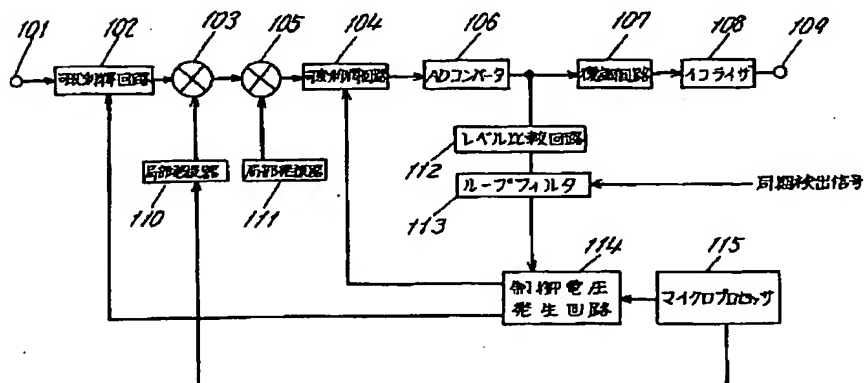
【図8】



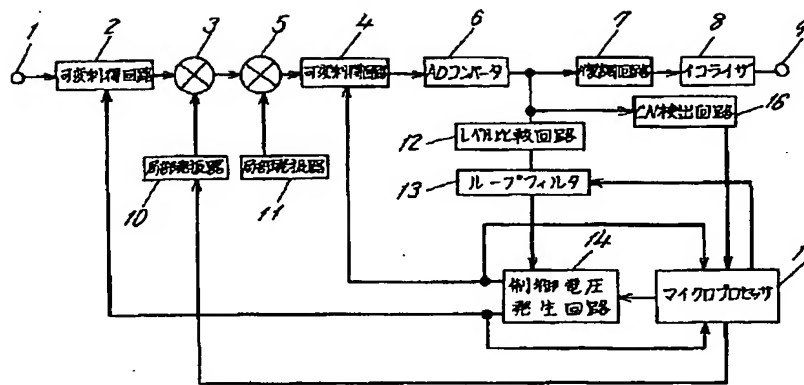
【図9】



【図13】



【図11】



フロントページの続き

(51)Int.Cl.

H04N 5/44

識別記号

FI

H04N 5/44

テーマコード(参考)

K

(72)発明者 古川 仁信

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(72)発明者 福谷 淳一

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(72)発明者 堂元 一頼

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

Fターム(参考) 5C025 AA25 AA27 DA01

5K020 AA00 CC00 DD21 DD25 DD26  
LL01 MM00 NN105K046 AA05 BA05 BA06 BB00 CC00  
CC30 DD02 DD13 DD215K052 AA14 BB00 BB02 CC06 DD36  
EE11 EE24 EE32 GG22 GG25

GG26 GG48 GG57

5K061 AA04 AA11 BB00 CC00 CC11  
CC14 CC52 CD04 JJ06 JJ24

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**